

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-094247

(43)Date of publication of application : 29.03.2002

(51)Int.Cl.

H05K 3/46  
H01L 23/12  
H05K 1/02  
H05K 1/03  
H05K 1/16  
H05K 7/20

(21)Application number : 2000-280632

(71)Applicant : SONY CORP

(22)Date of filing : 14.09.2000

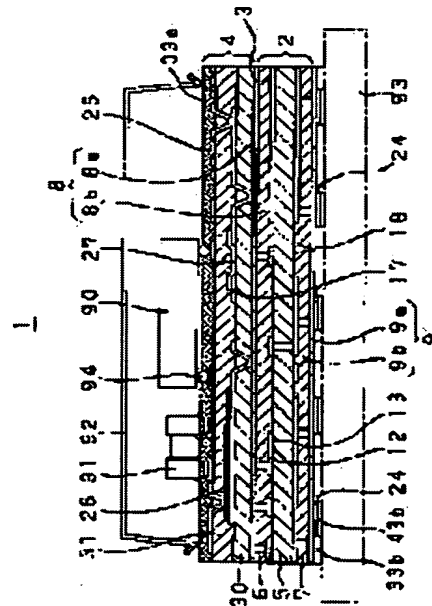
(72)Inventor : OKUHORA AKIHIKO  
OGAWA TAKESHI  
NAKAYAMA HIROKAZU  
OYA YOICHI

(54) HIGH-FREQUENCY MODULE DEVICE AND METHOD FOR MANUFACTURING THE SAME

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a high-frequency module device having high accuracy, advanced function, reduced in height and size of package, and made at reduced cost.

**SOLUTION:** The high-frequency module device has a base board 2 in which a pattern wiring layer 6 is formed on the first main plane 5a of a core base body 5 formed of an organic base material having heat resistance and high-frequency characteristics and in which the uppermost layer is subjected to a planarizing treatment to form a high-frequency device layer forming plane 3, and a high-frequency device layer 4 having a receiving device therein that is formed on the high-frequency device layer forming plane 3 by a thin film technology or a thick film technology and that has a resistance 27 and a capacitor 26 both of which are supplied with power or a signal from the base board 2 side via a dielectric insulating layer 30.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-94247

(P2002-94247A)

(43)公開日 平成14年3月29日(2002.3.29)

(51)Int.Cl.<sup>7</sup>

H 0 5 K 3/46

識別記号

F I

H 0 5 K 3/46

テマコード\*(参考)

Z 4 E 3 5 1

B 5 E 3 2 2

Q 5 E 3 3 8

T 5 E 3 4 6

U

審査請求 未請求 請求項の数23 O L (全 17 頁) 最終頁に続く

(21)出願番号 特願2000-280632(P2000-280632)

(22)出願日 平成12年9月14日(2000.9.14)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 奥洞 明彦

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72)発明者 小川 剛

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74)代理人 100067736

弁理士 小池 晃 (外2名)

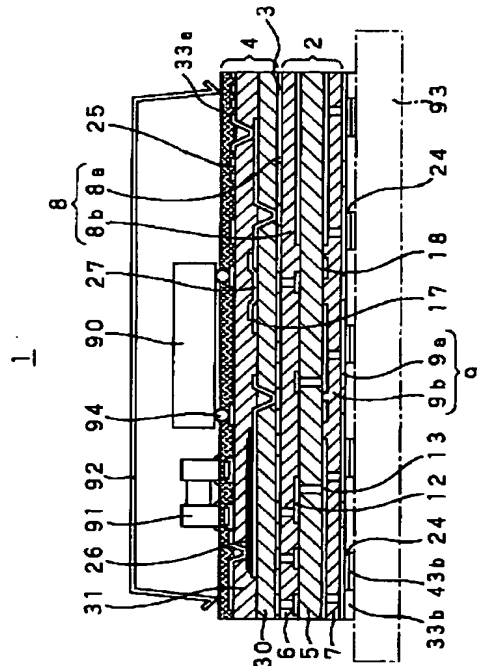
最終頁に続く

(54)【発明の名称】 高周波モジュール装置及びその製造方法

(57)【要約】

【課題】 高精度、高機能で薄型化され、パッケージの小型化、低価格を図るようにする。

【解決手段】 耐熱特性や高周波特性を有する有機基材により成形したコア基材5の第1の主面5a上にパターン配線層6を形成するとともに最上層に平坦化处理を施して高周波素子層形成面3を形成してなるベース基板部2と、高周波素子層形成面3上に、薄膜技術或いは厚膜技術によって形成され、誘電絶縁層30を介してベース基板部2側から電源或いは信号の供給を受ける抵抗体27、キャパシタ26からなる受動素子を層内に構成した高周波素子層部4とからなる。



**【特許請求の範囲】**

【請求項 1】 耐熱特性及び高周波特性を有する有機基材により形成したコア基材の第 1 の主面上にパターン配線層を形成するとともに、その最上層に平坦化処理を施して高周波素子層形成面を形成してなるベース基板部と、

上記ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術によって誘電絶縁層を介して上記ベース基板部側から電源或いは信号の供給を受ける抵抗体部、キャパシタ部或いはパターン配線部からなる受動素子が層内に形成されてなる高周波素子層部とから構成されたことを特徴とする高周波モジュール装置。

【請求項 2】 上記コア基材に、ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ、ポリノルボルネン、セラミック或いはセラミックと有機材料の混合物によって形成された両面基板やエポキシ系両面基板が用いられることを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 3】 上記コア基材が、上記高周波素子層形成面と対向する第 2 の主面にパターン配列された入出力端子部が形成されて電源或いは信号の入出力面として構成され、

上記第 2 の主面が上記入出力端子部を介してマザー基板上に直接実装されることを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 4】 上記高周波素子層部を構成する誘電絶縁層が、高周波特性、耐熱性或いは耐薬品性を有するとともに、塗布均一性や厚み制御特性を有するベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ等の有機材料、エポキシ系樹脂或いはアクリル系樹脂により、上記ベース基板部の高周波素子層形成面上に多層に形成されることを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 5】 上記高周波素子層部の最上層の誘電絶縁層上に、パターン配線層が形成されるとともに、パターン配線の所定のランドを露呈させてコーティング層が形成され、

上記コーティング層上に、上記ランドと接続された少なくとも 1 個以上の高周波集積回路素子が直接搭載されたことを特徴とする請求項 1 に記載の高周波モジュール装置。

【請求項 6】 上記高周波素子層部に、上記高周波集積回路素子を含む全面を覆うシールドカバーが取り付けられることを特徴とする請求項 5 に記載の高周波モジュール装置。

【請求項 7】 上記高周波集積回路素子とシールドカバーの内面との間に、熱伝導性を有する樹脂材が充填されたことを特徴とする請求項 6 に記載の高周波モジュール装置。

【請求項 8】 上記高周波素子層部に、上記高周波集積

回路素子の搭載領域に対応して、上記ベース基板部に連通する多数の放熱ビアが形成されたことを特徴とする請求項 6 に記載の高周波モジュール装置。

【請求項 9】 上記ベース基板部に、上記高周波素子層部の各放熱ビアとそれぞれ接続された多数の放熱ビアが形成されるとともに、上記コア基材に放熱プレートが設けられることを特徴とする請求項 8 に記載の高周波モジュール装置。

【請求項 10】 上記各放熱ビアが、上記コア基材の第 1 の主面上に形成されたパターン配線層の一部と接続されており、

上記パターン配線層が 50 μm 以上の厚みを有することを特徴とする請求項 8 に記載の高周波モジュール装置。

【請求項 11】 耐熱特性や高周波特性を有する有機基材によってコア基材を形成する第 1 の工程と、上記コア基材の第 1 の主面上に多層のパターン配線層を形成する第 2 の工程と、最上層に平坦化処理を施して高周波素子層形成面を形成する第 3 の工程とを経てベース基板部を製作するベース基板部製作工程と、

上記ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術によって誘電絶縁層を介して上記ベース基板部側から電源或いは信号の供給を受ける抵抗体部、キャパシタ部或いはパターン配線部からなる受動素子を層内に構成する高周波素子層形成工程とを有することを特徴とする高周波モジュール装置の製造方法。

【請求項 12】 上記コア基板の形成工程が、ポリフェニールエチレン、ビスマレイドトリアジン、ポリイミド、液晶ポリマ、ポリノルボルネン、セラミック或いはセラミックと有機材料の混合物、エポキシ系樹脂によって両面基板を形成する工程であることを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 13】 上記ベース基板部製作工程において、上記第 1 主面側の最上層に形成された配線パターン層を被覆する第 1 のコーティング樹脂層と、上記第 1 主面と対向する第 2 の主面を被覆する第 2 のコーティング樹脂層とを形成するコーティング樹脂層形成工程を有し、上記第 1 のコーティング樹脂層が、上記高周波素子層形成工程に先行する上記第 3 の工程において上記最上層の配線パターン層とともに研磨加工を施されることにより同一面を構成する平坦化処理が施され、

上記第 2 のコーティング樹脂層が、上記高周波素子層形成工程の後工程として上記第 2 の主面に形成された配線パターン層を露呈させる研磨加工が施されて入出力端子部を構成することを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 14】 上記コア基板の第 2 の主面に形成された入出力端子部が、マザー基板上に形成された入出力端子と接続されることにより、上記マザー基板上に直接実装されることを特徴とする請求項 13 に記載の高周波モジュール装置の製造方法。

【請求項 15】 高周波特性、耐熱性或いは耐薬品性を有するとともに、塗布均一性や厚み制御性を有するベンゾシクロブテン、ポリイミド、ポリノルボルネン、液晶ポリマ等の有機材料、エポキシ系樹脂或いはアクリル系樹脂により、上記高周波素子層部を構成する少なくとも 2 層の上記誘電絶縁層を、上記ベース基板部の高周波素子層形成面上に形成することを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 16】 上記高周波素子層形成工程において、上記高周波素子層形成面上に上記第 1 の誘電絶縁層を形成する第 1 の誘電絶縁層形成工程と、上記第 1 の誘電絶縁層上に第 1 の配線層を形成するとともに抵抗体部とキャパシティ部とをパターン形成する第 1 層形成工程と、上記第 1 の配線層上に上記第 2 の誘電絶縁層を形成する第 2 の誘電絶縁層形成工程と、第 2 の誘電絶縁層上に第 2 の配線層を形成するとともにインダクタ部と配線部とを形成する第 2 層形成工程とを有することを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 17】 上記第 1 層形成工程において、上記第 1 の配線層に、スパッタ法或いは化学蒸着法により成膜した金属薄膜層にパターン形成を行った後に、上記抵抗体部の形成対応部位に陽極酸化処理を施して高誘電体層からなる上記抵抗体部を形成することを特徴とする請求項 16 に記載の高周波モジュール装置の製造方法。

【請求項 18】 上記高周波素子層形成工程において、最上層の誘電絶縁層上に所定のパターン配線された上部配線パターン層を形成する工程と、上記配線パターン層の所定のランドを露呈させてコーティング層を形成する工程とを有し、

上記コーティング層上に、上記ランドと接続された少なくとも 1 個以上の高周波集積回路素子が直接搭載されることを特徴とする請求項 11 に記載の高周波モジュール装置の製造方法。

【請求項 19】 上記高周波素子層上に、上記高周波集積回路素子を含む全面を覆うシールドカバーを取り付ける工程を有することを特徴とする請求項 18 に記載の高周波モジュール装置の製造方法。

【請求項 20】 上記高周波集積回路素子とシールドカバーの内面との間に、熱伝導性樹脂を充填する工程を有することを特徴とする請求項 19 に記載の高周波モジュール装置の製造方法。

【請求項 21】 上記高周波素子層形成工程において、上記高周波集積回路素子の搭載領域に対応する上記高周波素子層部に、上記ベース基板部に連通する多数の放熱ビアを形成する工程を有することを特徴とする請求項 11 乃至請求項 20 のいずれか 1 項に記載の高周波モジュール装置の製造方法。

【請求項 22】 上記ベース基板部に、上記高周波素子層部の各放熱ビアとそれぞれ接続された多数の放熱ビアを形成するとともに、放熱プレートが設けられた上記コ

ア基板が用いられることを特徴とする請求項 21 に記載の高周波モジュール装置の製造方法。

【請求項 23】 上記ベース基板部上にパターン配線されるとともに上記放熱ビアが接続される上記配線パターン層を、50 μm 以上の厚みで形成することを特徴とする請求項 22 に記載の高周波モジュール装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えばパーソナルコンピュータ、携帯電話機、オーディオ機器等の各種電子機器に好適に搭載され、情報通信機能やストレージ機能等を有して超小型通信機能モジュールを構成する高周波モジュール装置及びその製造方法に関する。

【0002】

【従来の技術】例えば、音楽、音声或いは画像等の各種情報は、近年、データのデジタル化に伴ってパーソナルコンピュータやモバイルコンピュータ等によっても手軽に扱えるようになってきている。また、これらの情報は、音声コーデック技術や画像コーデック技術により帯域圧縮が図られて、デジタル通信やデジタル放送により各種の通信端末機器に対して容易にかつ効率的に配信される環境が整いつつある。例えば、オーディオ・ビデオデータ(AVデータ)は、携帯電話機によって屋外での受信も可能である。

【0003】ところで、データ等の送受信システムは、家庭を始めとして小規模な地域内においても好適なネットワークシステムの提案によって、様々に活用されるようになってきている。ネットワークシステムとしては、例えば IEEE802.1a で提案されているような 5 GHz 帯域の狭域無線通信システム、IEEE802.1b で提案されているような 2.45 GHz 帯域の無線 LAN システム或いは Bluetooth と称される近距離無線通信システム等の種々の次世代ワイヤレスシステムが注目されている。データ等の送受信システムは、かかるワイヤレスネットワークシステムを有効に利用して、家庭内や屋外等の様々な場所において手軽にかつ中継装置等を介することなく様々なデータの授受、インターネット網へのアクセスやデータの送受信が可能となる。

【0004】一方、データ等の送受信システムにおいては、小型軽量で携帯可能であり上述した通信機能を有する通信端末機器の実現が必須となる。通信端末機器においては、送受信部においてアナログの高周波信号の変復調処理を行うことが必要であることから、一般に図 23 に示すような送受信信号からいったん中間周波数に変換するようにしたスーパーヘテロダイン方式による高周波送受信回路 100 が備えられる。

【0005】高周波送受信回路 100 には、アンテナや切替スイッチを有して情報信号を受信或いは送信するアンテナ部 101 と、送信と受信との切替を行う送受信切

替器 102 とが備えられる。高周波送受信回路 100 には、周波数変換回路部 103 や復調回路部 104 等からなる受信回路部 105 が備えられる。高周波送受信回路 100 には、パワーアンプ 106 やドライブアンプ 107 及び変調回路部 108 等からなる送信回路部 109 が備えられる。高周波送受信回路 100 には、受信回路部 105 や送信回路部 109 に基準周波数を供給する基準周波数生成回路部が備えられる。

【0006】かかる高周波送受信回路 100 においては、詳細を省略するが、各段間にそれぞれ介挿された種々のフィルタ、局発装置 (VCO)、SAW フィルタ等の大型機能部品や、整合回路或いはバイアス回路等の高周波アナログ回路に特有なインダクタ、抵抗、キャパシタ等の受動部品の点数が非常に多い構成となっている。高周波送受信回路 100 は、各回路部の IC 化が図られるが、各段間に介挿されるフィルタを IC 中に取り込めず、またこのために整合回路も外付けとして必要となる。したがって、高周波送受信回路 100 は、全体に大型となり、通信端末機器の小型軽量化に大きな障害となっていた。

【0007】一方、通信端末機器には、図 24 に示すように中間周波数への変換を行わずに情報信号の送受信を行うようにしたダイレクトコンバージョン方式による高周波送受信回路 110 も用いられる。高周波送受信回路 110 においては、アンテナ部 111 によって受信された情報信号が送受信切替器 112 を介して復調回路部 113 に供給されて直接ベースバンド処理が行われる。高周波送受信回路 110 においては、ソース源で生成された情報信号が変調回路部 114 において中間周波数に変換されることなく直接所定の周波数帯域に変調され、アンプ 115 と送受信切替器 112 を介してアンテナ部 111 から送信される。

【0008】かかる高周波送受信回路 110 は、情報信号について中間周波数の変換を行うことなくダイレクト検波を行うことによって送受信する構成であることから、フィルタ等の部品点数が低減されて全体構成の簡易化が図られ、より 1 チップ化に近い構成が見込まれるようになる。しかしながら、高周波送受信回路 110 においても、後段に配置されたフィルタ或いは整合回路の対応が必要となる。また、高周波送受信回路 110 は、高周波段で一度の増幅を行うことから十分なゲインを得ることが困難となり、ベースバンド部でも増幅操作を行う必要がある。したがって、高周波送受信回路 110 は、DC オフセットのキャンセル回路や余分なローパスフィルタを必要とし、さらに全体の消費電力が大きくなるといった問題がある。

【0009】

【発明が解決しようとする課題】従来の高周波送受信回路は、上述したようにスーパーヘテロダイン方式及びダイレクトコンバージョン方式のいずれにおいても、通信

端末機器の小型軽量化等の要求仕様に対して十分な特性を満足し得ないものであった。このため、高周波送受信回路については、例えば Si-CMS 回路等をベースとして簡易な構成によって小型化を図ったモジュール化について種々の試みが図られている。すなわち、試みの 1 つは、例えば特性の良い受動素子を Si 基板上に形成するとともにフィルタ回路や共振器等を LSI 上に作り込み、さらにベースバンド部分のロジック LSI も集積化することで、いわゆる 1 チップ化高周波送受信モジュールを製作する方法である。

【0010】しかしながら、かかる Si 基板高周波送受信モジュールにおいては、いかにして性能の良いインダクタを LSI 上に形成するかが極めて重要となる。高周波送受信モジュール 120 においては、このために例えば図 25 に示すように、Si 基板 121 及び SiO<sub>2</sub> 絶縁層 122 のインダクタ形成部位 123 に対応して大きな凹部 124 を形成する。高周波送受信モジュール 120 は、凹部 124 に臨ませて第 1 の配線層 125 を形成するとともに凹部 124 を閉塞する第 2 の配線層 126 が形成されてインダクタ部 127 を構成する。また、高周波送受信モジュールは、他の対応として配線パターンの一部を基板表面から立ち上げて空中に浮かすといった対応を図ることによってインダクタ部が形成されていた。しかしながら、かかる高周波送受信モジュールは、いずれもインダクタ部を形成する工程が極めて面倒であり、工程の増加によってコストがアップするといった問題があった。

【0011】一方、1 チップ化高周波送受信モジュールにおいては、アナログ回路の高周波回路部と、デジタル回路のベースバンド回路部との間に介在する Si 基板の電氣的干渉が大きな問題となる。高周波送受信モジュールについては、例えば図 26 に示した Si 基板高周波送受信モジュール 130 や、図 27 に示したガラス基板高周波送受信モジュール 140 が提案されている。高周波送受信モジュール 130 は、Si 基板 131 上に SiO<sub>2</sub> 層 132 を形成した後に、リソグラフィ技術によって受動素子形成層 133 が成膜形成されてなる。

【0012】受動素子形成層 133 には、詳細を省略するが、その内部に配線パターンとともにインダクタ部、抵抗体部或いはキャパシタ部等の受動素子が薄膜形成技術や厚膜形成技術によって多層に形成されている。高周波送受信モジュール 130 は、受動素子形成層 133 上にビア (中継スルーホール) 等を介して内部配線パターンと接続された端子部が形成され、これら端子部にフリップチップ実装法等により高周波 IC や LSI 等の回路素子 134 が直接実装されて構成される。

【0013】高周波送受信モジュール 130 は、例えばマザー基板等を実装することで、高周波回路部とベースバンド回路部とを区分して両者の電氣的干渉を抑制することが可能とされる。ところで、かかる高周波送受信モ

10

20

30

40

50

【 0 0 1 7 】 S i 基板 1 3 1 やガラス基板 1 4 1 は、かかる特性を有しており L S I と別プロセスにより低コストで低損失な受動素子の形成を可能とする。また、S i 基板 1 3 1 やガラス基板 1 4 1 は、従来のセラミックモジュール技術で用いられる印刷によるパターン等の形成方法或いはプリント配線基板に配線パターンを形成する湿式エッチング法等と比較して、高精度の受動素子の形成が可能であるとともに、素子サイズをその面積が 1 / 1 0 0 程度まで縮小することを可能とする。さらに、S i 基板 1 3 1 やガラス基板 1 4 1 は、受動素子の使用限界周波数帯域を 2 0 G H z まで高めることも可能とする。

【0024】

【課題を解決するための手段】 上述した目的を達成する

本発明にかかる高周波モジュール装置は、ベース基板部と、このベース基板部上に積層形成される高周波素子層部とから構成される。ベース基板部は、耐熱特性や高周波特性を有する有機基材によって形成したコア基板と、その第1の主面上に形成されたパターン配線層とからなり、最上層に平坦化処理が施されて高周波素子層形成面が形成されてなる。高周波素子層部は、ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術により誘電絶縁層を介して上記ベース基板部側から電源或いは信号の供給を受ける抵抗体部やキャパシタ部或いはパターン配線部からなる受動素子が層内に構成されてなる。

【0025】以上のように構成された本発明にかかる高周波モジュール装置によれば、絶縁性を有するとともに高精度の平坦面として構成されたベース基板部の高周波素子層形成面上に薄膜技術或いは厚膜技術により高周波素子層部が直接形成されることで、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子や配線層が形成される。高周波モジュール装置は、廉価な材料によって形成されたコア基板上に従来の多層基板のプロセスと同様にしてベース基板部が低コストで形成されることで、全体コストの低減が図られる。高周波モジュール装置は、ベース基板部に電源やグラウンドの配線部や制御系の配線部が構成されるとともに高周波素子層部に高周波信号回路部が構成されることで、両者の電気的分離が図られ電気的干渉の発生が抑制されて特性の向上が図られる。高周波モジュール装置は、ベース基板部に十分な面積を有する電源やグラウンドの配線を形成することが可能であることから、レギュレーションの高い電源供給が行われる。

【0026】また、上述した目的を達成する本発明にかかる高周波モジュール装置の製造方法は、ベース基板部製作工程と、高周波素子層形成工程とを経て高周波モジュール装置を製造する。ベース基板部製作工程は、耐熱特性や高周波特性を有する有機基材によってコア基板を形成する第1の工程と、コア基板の第1の主面上に多層の配線パターン層を形成する第2の工程と、最上層に平坦化処理を施して高周波素子層形成面を形成する第3の工程とからなる。高周波素子層形成工程は、ベース基板部の高周波素子層形成面上に、薄膜技術や厚膜技術によって誘電絶縁層を介してベース基板部側から電源或いは信号の供給を受ける抵抗体部、キャパシタ部或いは配線パターン部を多層に形成して受動素子を層内に構成する工程からなる。

【0027】上述した工程を有する本発明にかかる高周波モジュール装置の製造方法によれば、絶縁性を有するとともに高精度の平坦面として構成された高周波素子層形成面上に薄膜技術や厚膜技術により高周波素子層部を直接形成することで、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子を有する薄型で高精度の高周波モジュール装置が製造される。高周波モジュール

装置の製造方法によれば、廉価な材料にて形成されたコア基板上に従来の多層基板のプロセスと同様にして低コストのベース基板部を形成することで、低コストの高周波モジュール装置が製造される。高周波モジュール装置の製造方法によれば、ベース基板部に電源やグラウンドの配線部や制御系の配線部を構成するとともに高周波素子層部に高周波信号回路部を構成することで、両者の電気的分離が図られ電気的干渉の発生が抑制されて特性の向上が図られた高周波モジュール装置を製造する。高周波モジュール装置の製造方法によれば、ベース基板部に十分な面積を有する電源やグラウンドの配線が形成され、レギュレーションの高い電源供給が行われる高周波モジュール装置が製造される。

#### 【0028】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して詳細に説明する。実施の形態として図1に示した高周波モジュール装置1は、詳細を後述するベース基板部製作工程を経て、最上層が高精度の平坦面からなる高周波素子層形成面3として構成されたベース基板部2を製作するとともに、このベース基板部2をベースとして詳細を後述する高周波素子層部製作工程とによって高周波素子層形成面3上に高周波素子層部4が形成されてなる。高周波モジュール装置1は、ベース基板部2が、上層に形成された高周波素子層部4に対する電源系の配線部や制御系の配線部或いはグラウンド面を構成する。高周波モジュール装置1には、図1に示すように、高周波素子層部4の上面に高周波IC90やチップ部品91が実装されるとともにシールドカバー92によって封装される。高周波モジュール装置1は、いわゆる1チップ部品としてマザー基板93上に実装される。

【0029】ベース基板部2は、両面基板からなるコア基板5と、このコア基板5をコアとしてその第1の主面5a側に形成された第1のパターン配線層6と、第2の主面5b側に形成された第2のパターン配線層7とからなる。ベース基板部2には、後述するようにコア基板5に対して第1の樹脂付銅箔8乃至第4の樹脂付銅箔11が接合される。第1の樹脂付銅箔8は、コア基板5の第1の主面5a側に接合されて、このコア基板5とともに2層からなる第1のパターン配線層6を形成する。第2の樹脂付銅箔9は、コア基板5の第2の主面5b側に接合されて、このコア基板5とともに2層からなる第2のパターン配線層7を形成する。

【0030】ベース基板部2の構成並びに製作工程について、以下図2乃至図10に示した製作工程図も参照しながら詳細に説明する。ベース基板部2の製作工程は、図2に示すように、コア基板5の表裏主面5a、5bに適宜の第1層パターン配線層12及び第2層パターン配線層13や複数のビアホール14を形成する第1のパターン配線層形成工程s-1と、コア基板5の表裏主面5a、5bに第1の樹脂付銅箔8と第2の樹脂付銅箔9と

をそれぞれ接合する第1の銅箔接合工程s-2と、これら樹脂付銅箔8、9とにビア15、16を形成するビア形成工程s-3とを有する。ベース基板部2の製作工程は、接合された樹脂付銅箔8、9にそれぞれ適宜の第3層パターン配線層17及び第4層パターン配線層18とを形成する第2のパターン配線層形成工程s-4とを経て、ベース基板中間体19を製作する。

【0031】ベース基板部2の製作工程は、ベース基板中間体19に対して第3層パターン配線層17及び第4層パターン配線層18を被覆する第3の樹脂付銅箔10と第2の樹脂付銅箔11とをそれぞれ接合する第2の銅箔接合工程s-5を有する。ベース基板部2の製作工程は、第3の樹脂付銅箔10と第4の樹脂付銅箔11とに対して研磨処理を施して第1の主面5a側の最上層に高周波素子層形成面3を形成する研磨工程s-6を経てベース基板部2を製作する。

【0032】コア基板5は、低誘電率で低い $\tan \delta$ 、すなわち高周波特性に優れた基材、例えばポリフェニールエチレン(PPE)、ビスマレイドトリアジン(BT-resin)、ポリテトラフルオロエチレン(商標名テフロン)、ポリイミド、液晶ポリマ(LCP)、ポリノルボルネン(PNB)、セラミック或いはセラミックと有機基材の混合体等が用いられて形成される。コア基板5は、機械的剛性ととも耐熱性、耐薬品性を有し、例えば上述した基材よりもさらに廉価なエポキシ系基板FR-5等も用いられる。コア基板5は、上述した基材によって形成されることで、高精度に形成されることによって比較的高価となるSi基板やガラス基板と比較して廉価であり、材料コストの低減が図られる。

【0033】コア基板5には、図3に示すように第1の主面5aと第2の主面5bの全面に銅箔層20a、20bが形成されている。コア基板5には、第1の配線パターン層形成工程s-1が施される。コア基板5は、ドリルやレーザによる孔穿加工が施されて所定の位置にそれぞれビアホール14が形成される。コア基板5には、メッキ等によって内壁に導通処理が施されたビアホール14内に、導電ペースト21を埋め込んだ後にメッキ法によって蓋形成が行われる。コア基板5は、銅箔層20a、20bに対してフォトリソグラフ処理が施されることによって、図4に示すように第1の主面5aと第2の主面5bとにそれぞれ所定の第1層配線パターン層12及び第2層配線パターン層13とが形成される。

【0034】以上の工程を経たコア基板5には、第1の銅箔接合工程s-2によって、図5に示すように、第1層配線パターン層12及び第2層配線パターン層13をそれぞれ被覆して第1の樹脂付銅箔8と第2の樹脂付銅箔9とが第1の主面5aと第2の主面5bに接合される。第1の樹脂付銅箔8と第2の樹脂付銅箔9には、それぞれ銅箔層8a、9aの一方主面の全体に樹脂層8b、9bが裏打ちされたいわゆる樹脂付銅箔が用いられ

る。

【0035】第1の樹脂付銅箔8及び第2の樹脂付銅箔9は、樹脂層8b、9b側を接合面として、コア基板5の第1の主面5aと第2の主面5bとに接着樹脂(ブリブreg)によって接合される。なお、これら第1の樹脂付銅箔8及び第2の樹脂付銅箔9は、樹脂層8b、9bが熱可塑性樹脂によって形成される場合には、接着樹脂を不要としてコア基板5に接合される。第1の樹脂付銅箔8と第2樹脂付銅箔9には、コア基板5に接合された状態においてビア形成工程s-3が施されて、図6に示すように上述した各ビアホール14に対応する部位に対してフォトリソグラフ処理が施されることにより、それぞれビア15、16が形成される。ビア形成工程s-3は、ビア15、16の形成部位にフォトリソグラフ処理を施した後、湿式エッチングを行って第1の樹脂付銅箔8と第2樹脂付銅箔9とに開口22a、22bを形成し、これら開口22a、22bをマスクとしてレーザ加工を施すことによって第1層配線パターン層12或いは第2層配線パターン層13のランド部が受けとなってそれぞれにビア15、16を形成する。

【0036】第1の樹脂付銅箔8と第2樹脂付銅箔9には、ビアメッキ等によりビア15、16の内壁に導通処理が施されるとともにメッキ法や導電ペーストの埋め込みにより導電材23a、23bが充填される。第1の樹脂付銅箔8及び第2樹脂付銅箔9には、第2の配線パターン層形成工程s-4により、銅箔層8a、9aにそれぞれ所定のパターンニングが施されて、図7に示すように第3層配線パターン層17及び第4層配線パターン層18とが形成される。第2の配線パターン層形成工程s-4は、上述した第1の配線パターン層形成工程s-1と同様に、銅箔層8a、9aに対してフォトリソグラフ処理を施すことにより樹脂層8b、9b上にそれぞれ第3層配線パターン層17と第4層配線パターン層18とを形成してベース基板中間体19を製作する。

【0037】ベース基板部製作工程においては、ベース基板部2に後述する高周波素子層部4を形成するために、ベース基板中間体19に対して高精度の平坦性を有する高周波素子層形成面3を形成する工程が施される。ベース基板中間体19には、第2の銅箔接合工程s-5により、図8に示すように第3層配線パターン層17及び第4層配線パターン層18をそれぞれ被覆して第3の樹脂付銅箔10と第4の樹脂付銅箔11とが表裏主面5a、5bにそれぞれ接合される。

【0038】第3の樹脂付銅箔10及び第4の樹脂付銅箔11も、上述した第1の樹脂付銅箔8や第2の樹脂付銅箔9と同様に、それぞれ銅箔層10a、11aの一方主面の全体に亘って樹脂層10b、11bが裏打ちされたいわゆる樹脂付銅箔が用いられる。第3の樹脂付銅箔10及び第4の樹脂付銅箔11は、図9に示すように樹脂層10b、11bを接合面として、ベース基板中間体



19の表裏主面に接着樹脂（プリプレグ）によって接合される。なお、第3の樹脂付銅箔10及び第4の樹脂付銅箔11も、樹脂層10b、11bが熱可塑性樹脂によって形成される場合には、接着樹脂を不要としてベース基板中間体19に接合される。

【0039】ベース基板中間体19には、研磨工程s-6により、接合した第3の樹脂付銅箔10と第4の樹脂付銅箔10とに対して研磨処理が施される。研磨工程s-6は、例えばアルミナとシリカの混合液からなる研磨材により第3の樹脂付銅箔10と第4の樹脂付銅箔11の全体を研磨することによってベース基板中間体19の両面を精度の高い平坦面に形成する。研磨工程s-6においては、図10に示すように、第3の樹脂付銅箔10側、換言すれば高周波素子層形成面3については第3の配線パターン層17が露呈するまでの研磨を施す。また、研磨工程s-6においては、第4の樹脂付銅箔11側については第4の配線パターン層18を露呈させずに樹脂層11bが所定の厚み $\Delta x$ を残すようにして研磨を施す。

【0040】ベース基板部製作工程は、上述した各工程によりコア基板5からベース基板中間体19を経て、良好な平坦精度を有する高周波素子層形成面3が形成されてなるベース基板部2を製作する。ベース基板部製作工程は、ベース基板中間体19を製作する工程を従来の多層基板の製作工程と同様とすることで、多層基板の製作プロセスをそのまま適用可能であるとともに、量産性も高い。なお、ベース基板部製作工程については、上述した工程に限定されるものではなく、従来採用されている種々の多層基板の製作工程が採用されてもよいことは勿論である。

【0041】ベース基板部2は、上述したようにコア基板5の第2の主面5b側に接合された第2の樹脂付銅箔9によって、第2の配線パターン層13が形成されている。ベース基板部2は、この第2の配線パターン層13が、第4の樹脂付銅箔11の樹脂層11bの研削量を制限することによって露呈されない構造となっている。ベース基板部2は、かかる構成によって後述する高周波素子層部製作工程において、第2の配線パターン層13が残された樹脂層11b（誘電体層）によって薬品や機械的或いは熱的負荷から保護されるようにする。第2の配線パターン層13は、高周波素子層部4を形成した後、上述した樹脂層11bが切削除去されることで露呈されて入出力端子部24を構成する。

【0042】以上のようにして製作されたベース基板部2には、後述する高周波素子層形成工程を経て高周波素子層形成面3上に高周波素子層部4が積層形成される。高周波素子層部4には、平坦化されたベース基板部2の高周波素子層形成面3上に、薄膜形成技術や厚膜形成技術を用いて形成されたインダクタ25、キャパシタ26或いはレジスタ27等の受動素子が内蔵された素子形成

層部28と、配線層部29とが形成されてなる。高周波素子層部4には、配線層部29上に高周波IC90やチップ部品91が実装されるとともに、全体がシールドカバー92によって覆われる。

【0043】なお、ベース基板部製作工程においては、ベース基板5に対して第2の樹脂付銅箔9を介して接合される第4の樹脂付銅箔11が、銅箔部11aを研磨されることになる。ベース基板部製作工程においては、接合された各構成部材がプレス機によってプレスされて一体化される。ベース基板部製作工程においては、金属製のプレス面と第4の樹脂付銅箔11とのなじみがよく、精度のよいプレスが行われるようになる。したがって、第4の樹脂付銅箔11については、銅箔部が配線層を構成しないことから、銅貼りではなく他の樹脂付金属箔であってもよい。

【0044】高周波素子層部4の構成並びに製作工程について、以下図2及び図11乃至図17に示した製作工程図も参照しながら詳細に説明する。高周波素子層部4の製作工程は、上述した工程を経て製作されたベース基板部2の平坦化された高周波素子層形成面3上に、第1の絶縁層30を成膜形成する第1の絶縁層形成工程s-7と、第1の絶縁層30上に素子形成層部28を形成するための下地処理を施す下地処理工程s-8と、素子形成層部28内に各受動素子を形成する受動素子形成工程s-9との工程を経る。高周波素子層部4の製作工程は、素子形成層部28を被覆するとともに配線層部29を形成するための第2の絶縁層31を成膜形成する第2の絶縁層形成工程s-10と、配線層部29に所定の配線パターン32や受動素子を形成する配線層形成工程s-11と、表裏主面を被覆するレジスト層33a、33bを形成するレジスト層形成工程s-12とを経て、高周波モジュール装置1を製作する。

【0045】ベース基板部2には、第1の絶縁層形成工程s-7において高周波素子層形成面3上に絶縁性誘電材が供給されて第1の絶縁層30が成膜形成される。絶縁性誘電材には、コア基板5と同様に低誘電率で低い $T_{an\delta}$ 、すなわち高周波特性に優れかつ耐熱性や耐薬品性に優れた基材が用いられる。絶縁性誘電材には、具体的には、ベンゾシクロブテン（BCB）、ポリイミド、ポリノルボルネン（PNB）、液晶ポリマ（LCP）或いはエポキシ樹脂やアクリル系樹脂が用いられる。成膜方法としては、塗布均一性、厚み制御性が保持されるスピンコート法、カーテンコート法、ロールコート法或いはディップコート法等が適用される。

【0046】第1の絶縁層形成工程s-7においては、図11に示すようにベース基板部2上に成膜された第1の絶縁層30に対して多数のビア34が形成される。各ビア34は、高周波素子層形成面3に露呈された第3の配線パターン層17の所定のランド17aに対応して形成され、ランド17aを外方に臨ませる。各ビア34

は、絶縁性誘電材として感光性樹脂を用いた場合には、所定のパターンニングに形成されたマスクを第1の絶縁層30に取り付けてフォトリソグラフ法により形成される。各ビア34は、その他適宜の方法によっても形成される。

【0047】下地処理工程s-8においては、各ビア34を含む第1の絶縁層30の表面上に、例えばスパッタリング法等によって全面に亘って例えばニッケル層と銅層とからなる配線層35が成膜形成される。配線層35は、ニッケル層と銅層の厚みがそれぞれ50nm乃至500nm程度に成膜されてなる。下地処理工程s-8においては、配線層35のレジスタ27の形成部位をレジストでマスクングした状態で硝酸/硫酸/酢酸の混合液からなるエッチング液によってエッチング処理を施すことにより、配線層35を除去する処理を行う。

【0048】配線層35には、受動素子層形成工程s-9が施されてレジスタ27やキャパシタ26が形成される。配線層35には、図12に示すように、除去された部位にリフトオフ法によって窒化タンタル層36が形成される。この窒化タンタル層36は、レジスト処理された全面に窒化タンタル(TaN)がスパッタリングされ、レジスト層部分の窒化タンタルが取り去られることにより配線層35が除去されたレジスタ27の対応部位にのみ形成される。

【0049】配線層35には、図12に示すようにキャパシタ26の形成部位にも窒化タンタル層37が形成される。配線層35には、キャパシタ形成部位を除く全面にレジストコーティングが行われた状態で、ホウ酸アンモニウム等の電解液中で窒化タンタルが陽極となるように電界がかけられる、いわゆる陽極酸化が施される。この陽極酸化処理は、100V、30分程度の電界印加により行われることにより、窒化タンタル層37が酸化して、タンタルオキサイト(TaO<sub>2</sub>)層38を形成する。

【0050】配線層35には、必要な配線パターンだけを残すようにフォトリソグラフ処理によってレジストパターンニングが行われる。タンタルオキサイト層38には、レジストを取り去った後にマスクングが施され、例えばリフトオフ法によってニッケル層と銅層とからなる上部電極39が形成される。高周波素子層部製作工程においては、以上の工程を経て、図13に示すベース基板部2上に第1の素子形成層40が形成された高周波送受信モジュール基板中間体41が製作される。

【0051】高周波素子層部製作工程においては、以上の工程を経て製作された高周波送受信モジュール基板中間体41に対して、第2の絶縁層形成工程s-10によって図14に示すように第2の絶縁層31が成膜形成される。第2の絶縁層形成工程s-10は、上述した第1の絶縁層30と同様の方法によって第2の絶縁層31を形成するとともに、この第2の絶縁層31に配線層35

に形成された所定のパターンやキャパシタ26の上部電極39を外方に臨ませる複数のビア42を形成する。

【0052】高周波素子層部製作工程においては、配線層形成工程s-11により、第2の絶縁層31上にパターン配線32が形成される。配線層形成工程s-11は、具体的にはスパッタリング法等によって第2の絶縁層31上にニッケル層及び銅層とかなるスパッタ層を成膜形成し、このスパッタ層に対してフォトリソグラフ処理を施して所定のパターンニングを行う。配線層形成工程s-11は、さらにスパッタ層に対して電界メッキにより数μm程度の厚みを有する銅メッキを選択的に行った後に、メッキ用レジストを除去しさらにスパッタ層を全面的にエッチングすることによって図15に示すように配線層部29を形成する。

【0053】配線層部29には、この際にその一部にインダクタ25が形成される。インダクタ25は、直列抵抗値が問題となるが、上述したようにスパッタ層に対して電解メッキを施す厚膜形成技術によって形成することで十分な厚みを以て形成され、損失の低下が抑制される。

【0054】高周波素子層部製作工程においては、上述した工程を経ることによってベース基板部2上に高周波素子層部4を形成することで、第2の配線パターン層13を薬品、機械的或いは熱的負荷から保護する樹脂層11bが不要となる。高周波素子層部製作工程においては、樹脂層11bに対して研磨加工を施すことにより、第2の配線パターン層13を露呈させる。

【0055】高周波素子層部製作工程においては、レジスト層形成工程s-12により、高周波素子層部4の表面全体とベース基板部2の第2の配線パターン層13とに永久レジスト層33a、33bをそれぞれコーティングする。高周波素子層部製作工程においては、これらレジスト層33に対してマスクパターンを介してフォトリソグラフ処理を施し、図16に示すように所定の位置に開口42a、42bを形成する。高周波素子層部製作工程においては、これら開口42に無電解ニッケル/銅メッキを施してそれぞれ電極端子43a、43bを形成することにより、図17に示す高周波モジュール装置1を製作する。

【0056】高周波モジュール装置1は、高周波素子層部4側に形成された電極端子43aが、高周波IC90やチップ部品91を搭載して接続する接続端子を構成する。高周波モジュール装置1は、ベース基板部2の第2の配線パターン層13側に形成された電極端子43bが、例えばマザー基板93に搭載される際の接続端子及び入出力端子部24を構成する。高周波IC90は、例えばフリップチップ94を介するフリップチップ法によって実装される。

【0057】上述した高周波モジュール装置1においては、両面基板からなるコア基板5をコアとしてその第1

10

20

30

40

50

の主面 5 a と第 2 の主面 5 b とに第 1 の樹脂付銅箔 8 乃至第 4 の樹脂付銅箔 11 とを接合して 4 層構成のベース基板部 2 を製作する工程を採用したが、本発明はかかるベース基板部の製作工程に限定されるものではないことは勿論である。第 2 の実施の形態として図 18 に示したベース基板部製作工程は、2 枚の両面基板 51 a、51 b を用いて上述したベース基板部 2 と同様のベース基板部 50 が製作される。なお、ベース基板部製作工程は、個別の工程を上述したベース基板部 2 の各製作工程と同様とすることから、その詳細な説明を省略する。

【0058】ベース基板部製作工程は、図 18 (a) に示した両面基板 51 に対して、その表裏主面の導体部 52 a、52 b にフォトリソグラフ処理を施すことにより所定のパターンニングを行い、エッチングにより同図

(b) に示すように所定の回路パターン 53 a、53 b を形成する。ベース基板部製作工程は、同図 (c) に示すように 2 枚の両面基板 51 a、51 b を例えば中間樹脂材 54 を介して接合する。ベース基板部製作工程は、同図 (d) に示すように両面基板 51 a、51 b の各回路パターン 53 a、53 b についてビア接続を行ってベース基板中間体 55 を製作する。

【0059】ベース基板部製作工程においては、図 18 (e) に示すようにベース基板中間体 55 の表裏主面にそれぞれ熱プレスにより第 1 の樹脂付銅箔 56 と第 2 の樹脂付銅箔 57 とが接合される。ベース基板部製作工程においては、これら第 1 の樹脂付銅箔 56 と第 2 の樹脂付銅箔 57 とに対して研磨加工が施される。ベース基板部製作工程においては、同図 (f) に示すように第 1 の両面基板 51 a 側については、回路パターン 53 a が外方に露呈するように第 1 の樹脂付銅箔 56 の研磨加工を施すことによって高精度に平坦化された高周波素子層形成面 58 を構成する。ベース基板部製作工程においては、第 1 の両面基板 51 b 側については、回路パターン 53 b が外方に露呈されないように第 2 の樹脂付銅箔 57 の研磨加工が行われる。ベース基板部製作工程においては、上述した工程を経て、同図 (g) に示すようにベース基板部 50 を製作する。

【0060】第 3 の実施の形態として図 19 に示したベース基板部製作工程は、例えば上述した第 2 の実施の形態によって製作した同図 (a) に示すベース基板中間体 55 について、ディップコート法によって液状樹脂材 60 を塗布する工程を特徴とする。すなわち、ベース基板部製作工程においては、適当な溶媒によって溶かされた液状樹脂材 60 がディップ槽 61 内に貯められおり、同図 (b) に示すようにこのディップ槽 61 内にベース基板中間体 55 が漬けられる。

【0061】ベース基板部製作工程においては、ベース基板中間体 55 が、適当な漬置き時間と引上げ速度とを以ってディップ槽 61 から取り出される。ベース基板部製作工程においては、図 19 (c) に示すようにベース

基板中間体 55 の表裏主面に液状樹脂材 60 の樹脂層 62 a、62 b が同時に形成される。ベース基板部製作工程においては、このようにして樹脂層 62 を形成したベース基板中間体 55 を水平状態に保持してベーキング処理を施し、余分な有機成分を蒸発させる。ベース基板部製作工程においては、ベース基板中間体 55 に対して上述した研磨加工を施して各樹脂層 62 a、62 b を所定量研磨することで、同図 (d) に示したベース基板部 63 を製作する。

10 【0062】ベース基板部製作工程においては、液状樹脂材 60 の濃度、漬置き時間或いは引上げ速度を制御することによって樹脂層 62 の膜厚精度を得ることが可能とされる。なお、樹脂層 62 については、例えば方向性化学エッチング法 (RIE:Reactive Ion Etching) やプラズマエッチング法 (PE:Plasma Etching) 等のドライエッチング法により、その平坦化を行うようにしてもよい。

【0063】ところで、高周波モジュール装置 1 は、図 1 に示すように高周波素子層部 3 の表面にフリップチップ法等によって高周波 IC 90 やチップ部品 91 が搭載されるとともに、シールドカバー 92 によって全体が覆われている。このため、高周波モジュール装置 1 においては、高周波 IC 90 やチップ部品 91 からの発熱がシールドカバー 92 内にこもるために、放熱構造を設けることが好ましい。

20 【0064】高周波モジュール装置 1 においては、例えば図 20 に示すように発熱量が大きな高周波 IC 90 の上面とシールドカバー 92 の内面との間に、熱伝導性樹脂材 70 が充填される。高周波モジュール装置 1 においては、この熱伝導性樹脂材 70 を介して高周波 IC 90 からの発熱がシールドカバー 92 へと伝達され、このシールドカバー 92 を介して外部へと放熱される。なお、高周波モジュール装置 1 においては、比較的大型の高周波 IC 90 が熱伝導性樹脂材 70 とシールドカバー 92 とによって保持されることで、機械的剛性の向上も図られる。

30 【0065】高周波モジュール装置 1 においては、例えば図 21 に示すように、高周波 IC 90 の搭載領域に対応してベース基板部 2 と高周波素子層部 4 とを連通する多数の冷却用ビア 71 を形成してもよい。冷却用ビア 71 は、ベース基板部 2 や高周波素子層部 4 に接続用ビアを形成する際に同様の工程によって形成される。高周波モジュール装置 1 においては、高周波 IC 90 からの発熱が冷却用ビア 71 を介してベース基板部 2 の底面に伝達されて外部へと放熱される。高周波モジュール装置 1 は、同図に示すように上述した放熱用の導電樹脂材 70 と兼用することで、上下からの放熱が行われて放熱作用の向上が図られるようになる。

40 【0066】また、高周波モジュール装置 1 は、同図に示すようにベース基板 5 に形成される銅箔部 72 が例え

ば50nmと厚みを大きくして形成したものを用いるようにしてもよい。高周波モジュール装置1は、この銅箔部72に対して冷却用ビア71がそれぞれ接続されるようにすることによってベース基板5からの放熱が行われるようになる。

【0067】高周波モジュール装置1においては、例えば図22に示すように、ベース基板部2を構成するコア基板73を導電性基材によって形成するようにしてもよい。コア基板72は、例えば銅や42アロイ等の導電性が良好なメタルコアが用いられ、上述した多数の冷却用ビア71が接続されるように構成する。高周波モジュール装置1は、上述した放熱用の導電樹脂材70や冷却用ビア71とともに、コア基板73からの放熱も行われてより効率的な放熱が行われるようになり信頼性の向上が図られる。

#### 【0068】

【発明の効果】以上詳細に説明したように、本発明によれば、絶縁性を有するとともに比較的廉価な有機基板をコア基板としたベース基板部の主面に高精度の平坦化処理を施して高周波素子層形成面として構成し、この高周波素子層形成面上に薄膜技術或いは厚膜技術により形成される高周波素子や配線層を有する高周波素子層部が直接形成されることで、高周波素子層部の層内に高精度でかつ高周波特性が良好な受動素子が簡易な工程によって形成される。本発明によれば、廉価な材料からなるコア基板上に従来の多層基板のプロセスと同様に多層の配線層を形成してベース基板部が低コストで形成されることで、全体コストの低減が図られた高周波モジュール装置が得られるようになる。本発明によれば、ベース基板部に電源やグラウンドの配線部や制御系の配線部が構成されるとともに高周波素子層部に高周波信号回路部が構成されることで、両者の電気的分離が図られ電氣的干渉の発生が抑制されて特性の向上が図られた廉価な高周波モジュール装置が得られるようになる。本発明によれば、ベース基板部に十分な面積を有する電源やグラウンドの配線を形成することが可能であることから、レギュレーションの高い電源供給が行われる高周波モジュール装置が得られるようになる。

#### 【図面の簡単な説明】

【図1】本発明にかかる高周波モジュール装置の縦断面図である。

【図2】同高周波モジュール装置の製造工程図である。

【図3】同高周波モジュール装置に用いられるコア基板の縦断面図である。

【図4】コア基板のパターンニング工程説明図である。

【図5】第1の樹脂付銅箔及び第2の樹脂付銅箔の接合工程説明図である。

【図6】ビア形成の工程説明図である。

【図7】第1のパターン配線層及び第2のパターン配線

層の形成工程説明図である。

【図8】第3の樹脂付銅箔及び第4の樹脂付銅箔の接合工程説明図である。

【図9】第3の樹脂付銅箔及び第4の樹脂付銅箔を接合した状態の工程説明図である。

【図10】第3の樹脂付銅箔及び第4の樹脂付銅箔の研磨工程説明図である。

【図11】第1の樹脂層の形成工程説明図である。

【図12】配線層の形成工程説明図である。

【図13】受動素子の形成工程説明図である。

【図14】第2の樹脂層の形成工程説明図である。

【図15】配線層部の形成工程説明図である。

【図16】レジスト層の形成工程説明図である。

【図17】高周波モジュール装置の縦断面図である。

【図18】ベース基板部の他の製造工程の説明図である。

【図19】ディップコート法によるベース基板部の製造工程の説明図である。

【図20】放熱構造を備えた高周波モジュール装置の縦断面図である。

【図21】他の放熱構造を備えた高周波モジュール装置の縦断面図である。

【図22】他の放熱構造を備えた高周波モジュール装置の縦断面図である。

【図23】スーパーヘテロダイン方式による高周波送受信回路の構成図である。

【図24】ダイレクトコンバージョン方式による高周波送受信回路の構成図である。

【図25】従来の高周波送受信モジュールに備えられるインダクタ部の説明図であり、同図(a)は要部斜視図、同図(b)は要部縦断面図である。

【図26】従来のシリコン基板を用いた高周波送受信モジュールの縦断面図である。

【図27】従来のガラス基板を用いた高周波送受信モジュールの縦断面図である。

【図28】従来の高周波モジュール装置をインターポーザ基板に実装したパッケージの縦断面図である。

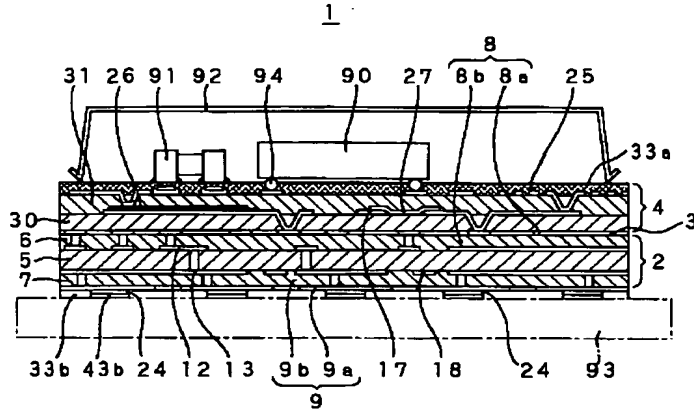
#### 【符号の説明】

1 高周波モジュール装置、2 ベース基板部、3 高周波素子層形成面、4 高周波素子層部、5 コア基板、6 第1のパターン配線層、7 第2のパターン配線層、8 第1の樹脂付銅箔、9 第2の樹脂付銅箔、10 第3の樹脂付銅箔、11 第4の樹脂付銅箔、12 第1層パターン配線層、13 第2層パターン配線層、15、16 ビア、17 第3層パターン配線層、18 第4層パターン配線層、19 ベース基板中間体、24 入出力端子部、25 インダクタ、26 キャパシタ、27 レジスタ、28 素子形成層部、30 第1の絶縁層、31 第2の絶縁層、33 レジスト層、34 ビア、36、37 窒化タンタル層、38 タ

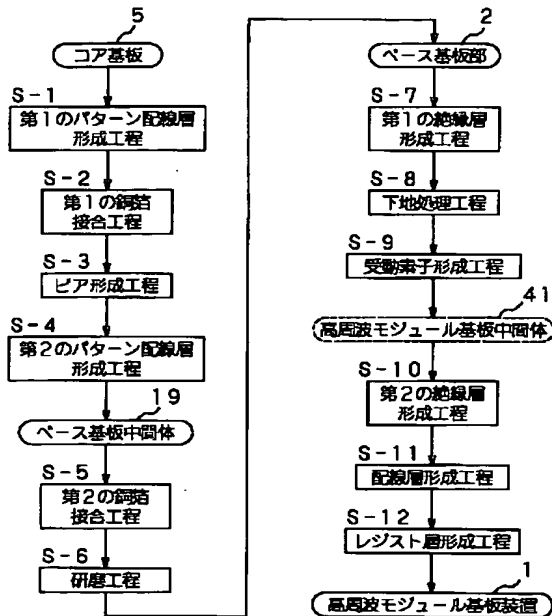
ンタルオキサイト層、39 上部電極、41 高周波受  
 受信モジュール基板中間体、43 電極端子、70 導  
 電性樹脂材、71 放熱用ビア、72 放熱パターン、

73 メタルコア、90 高周波IC、91 チップ部  
 品、92 シールドカバー、93 マザー基板

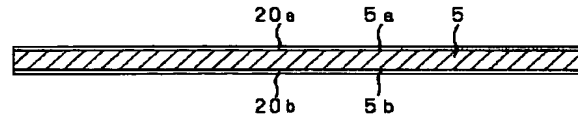
【図1】



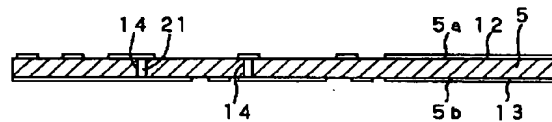
【図2】



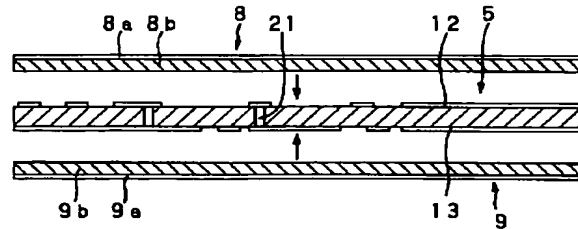
【図3】



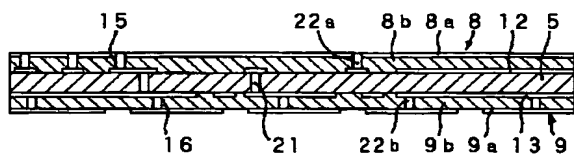
【図4】



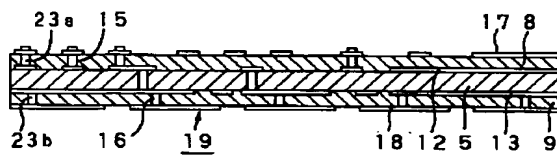
【図5】



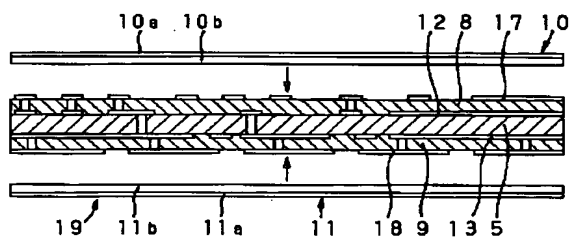
【図6】



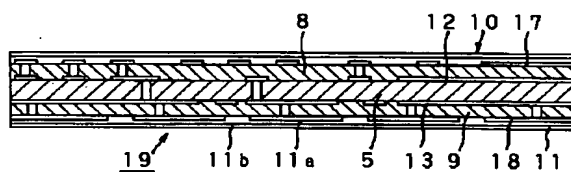
【図7】



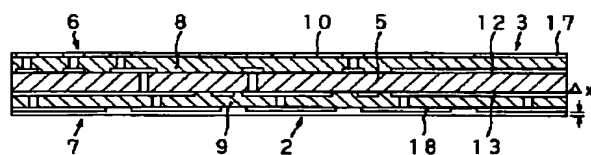
【図8】



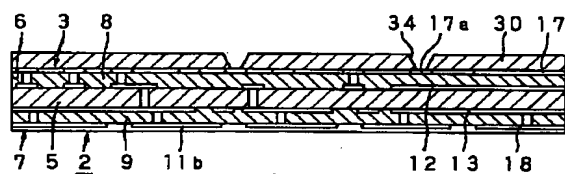
【図9】



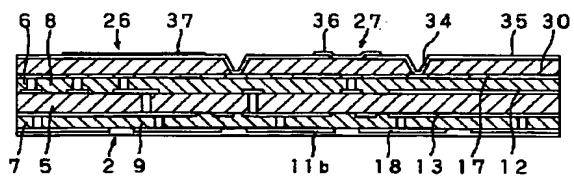
【図10】



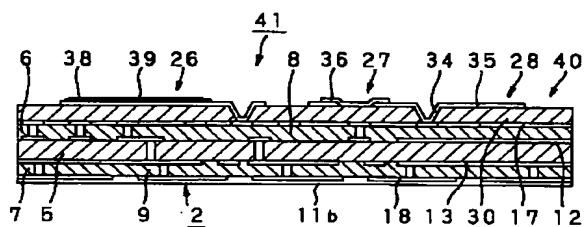
【図11】



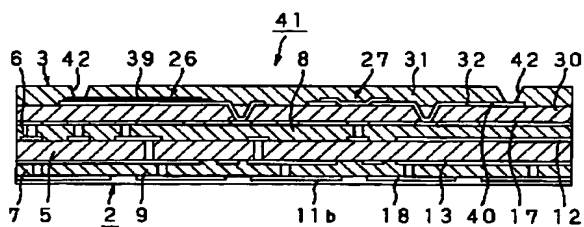
【図12】



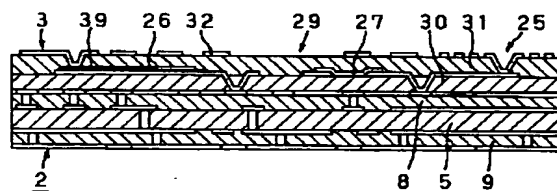
【図13】



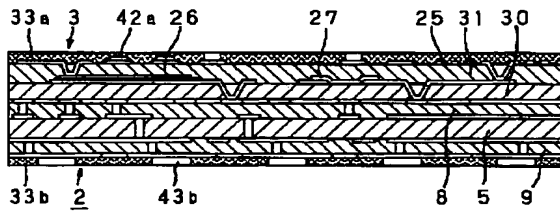
【図14】



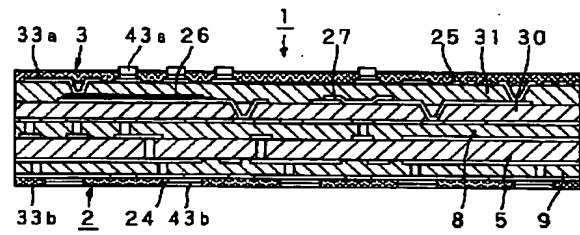
【図15】



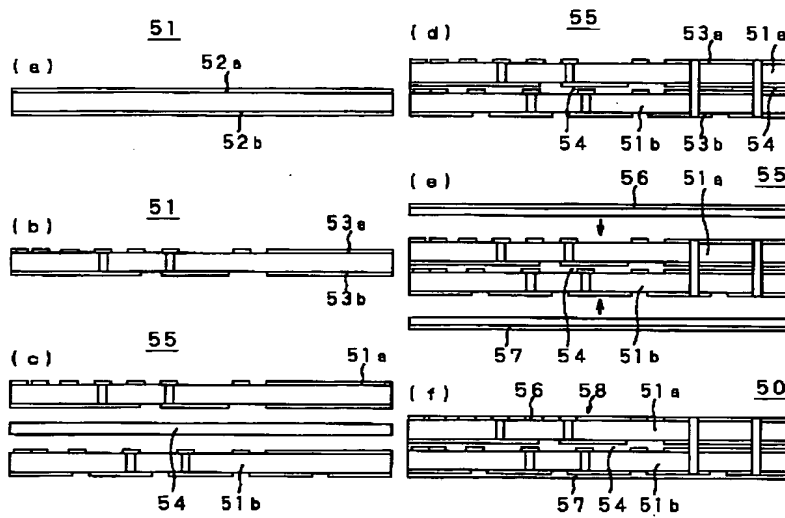
【図16】



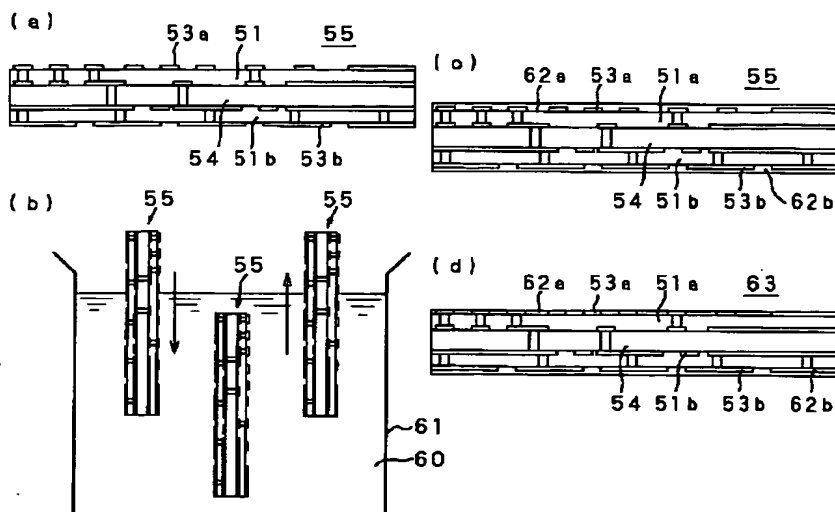
【図17】



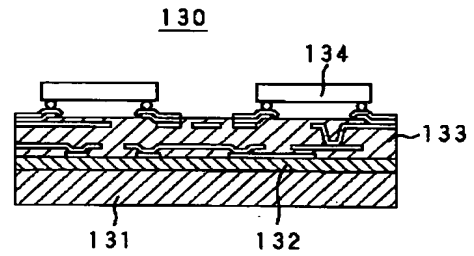
【図18】



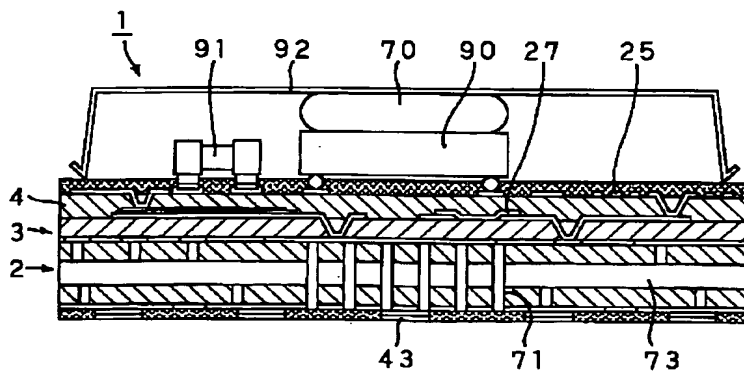
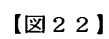
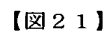
【図19】



【图 26】

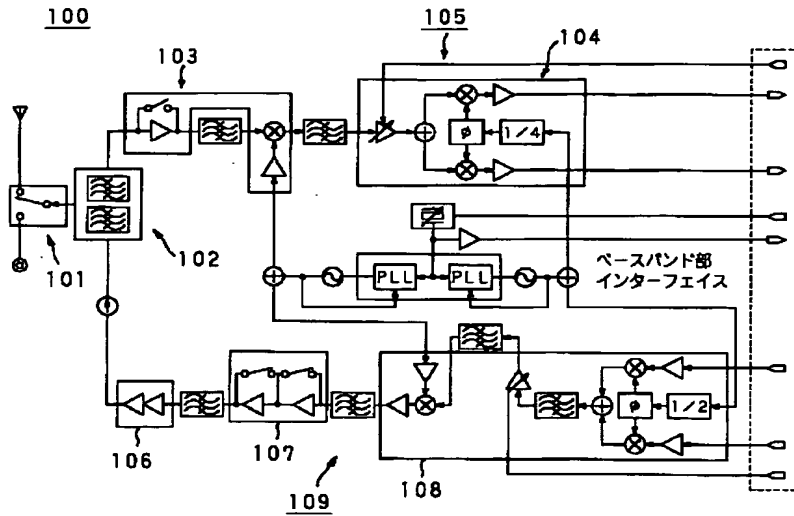


140

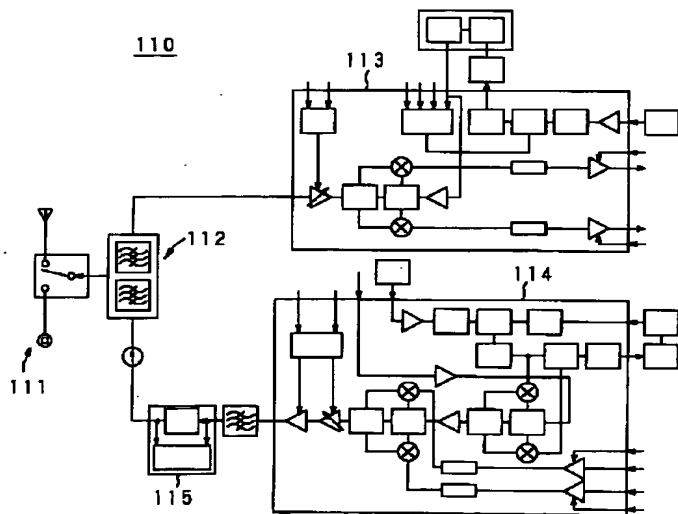




【図23】

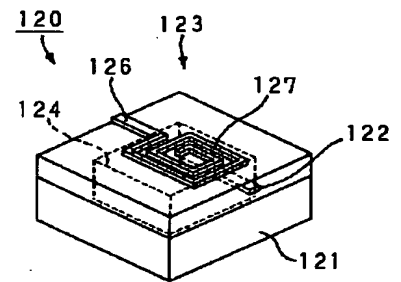


【図24】

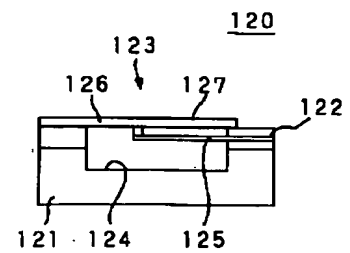


【図25】

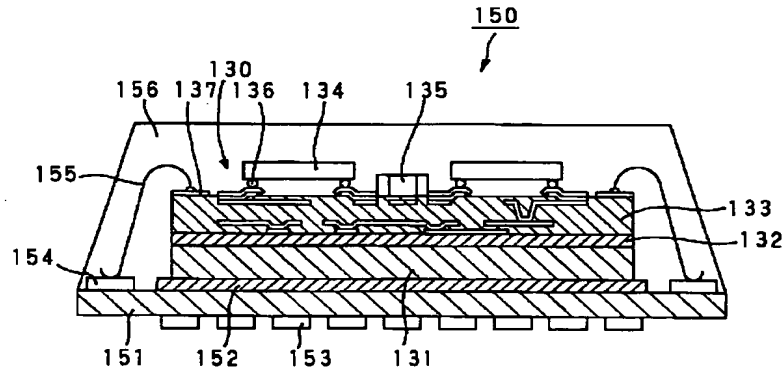
(a)



(b)



【図 28】



フロントページの続き

(51) Int. Cl. <sup>7</sup>	識別記号	F I	タームコード* (参考)
H 0 1 L 23/12		H 0 1 L 23/12	3 0 1 C
	3 0 1	H 0 5 K 1/02	F
H 0 5 K 1/02		1/03	6 1 0 L
1/03	6 1 0	1/16	C
1/16			D
		7/20	F
7/20		H 0 1 L 23/12	B

(72) 発明者 中山 浩和  
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
 ー株式会社内

(72) 発明者 大矢 洋一  
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ  
 ー株式会社内

F ターム (参考) 4E351 AA01 BB01 BB03 BB05 BB23  
 BB24 BB26 BB31 BB32 CC01  
 CC11 DD01 DD41 GG01  
 5E322 AA03 AB11 FA04  
 5E338 AA03 AA16 BB05 BB13 BB25  
 BB71 BB75 CC01 CC08 CD32  
 EE02  
 5E346 AA06 AA12 AA13 AA14 AA15  
 AA26 AA27 AA32 AA33 AA34  
 AA37 AA43 AA51 BB02 BB03  
 BB07 BB11 BB15 BB16 BB20  
 CC08 CC09 CC10 CC13 CC16  
 CC32 CC37 DD03 DD07 DD09  
 DD12 DD16 DD17 DD22 DD32  
 DD33 DD44 EE06 EE31 EE34  
 FF45 GG17 GG19 GG22 GG28  
 HH06 HH22 HH26 HH31